

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-260643

(43)公開日 平成6年(1994)9月16日

(51) Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

FI

### 技術表示箇所

H O I L 29/784

9056-4M

H O 1 L 29/ 78

3 1 1 G

審査請求 未請求 請求項の数 3 F D (全 4 頁)

(21)出願番号

特願平5-71102

(22)出願日

平成5年(1993)3月5日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山本 睦夫

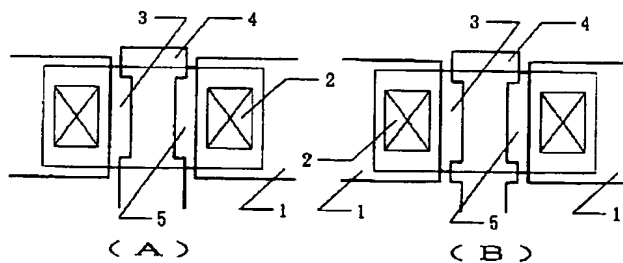
神奈川県厚木市長谷398番地 株式会社半  
導体エネルギー研究所内

(54)【発明の名称】 薄膜トランジスタ

(57) 【要約】

【目的】 薄膜トランジスタにおいて、島状半導体領域の段差部におけるゲート電極・配線の断線とを防止することによって信頼性、歩留りを向上させ、特性の改善を図る。

【構成】 ゲイト電極において、島状薄膜半導体領域の段差部を横断する部分の幅を、島状半導体領域中央部よりも広くすることにより、段差部でのくさび状の断線の影響を最小限に留める。



## 【特許請求の範囲】

【請求項1】 島状の薄膜半導体領域と、前記半導体領域を横断するゲイト電極とを有する薄膜トランジスタにおいて、前記半導体領域の段差部における前記ゲイト電極の幅が、前記半導体領域中央部におけるゲイト電極の幅よりも広いことを特徴とする薄膜トランジスタ。

【請求項2】 請求項1において、ゲイト電極はアルミニウムを主成分とすることを特徴とする薄膜トランジスタ。

【請求項3】 請求項1において、ゲイト電極の表面は陽極酸化されていることを特徴とする薄膜トランジスタ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、薄膜トランジスタ(TFT)の構造および作製方法に関するものである。本発明によって作製される薄膜トランジスタは、ガラス等の絶縁基板上、単結晶シリコン等の半導体基板上、いずれにも形成される。

## 【0002】

【従来の技術】従来、薄膜トランジスタは、薄膜半導体領域(活性層)を島状にパターンニングして、形成した後、ゲイト絶縁膜として、CVD法やスパッタ法によって絶縁被膜を形成し、その上にゲイト電極を形成した。

## 【0003】

【発明が解決しようする課題】図1には従来の典型的なTFTを上から見た図を示す。TFTは基板状に形成された島状の薄膜半導体領域3とその上に形成されたゲイト電極4、ソース、ドレイン電極1を有する。ゲイト電極と半導体領域の間にはゲイト絶縁膜が存在し、また、ソース、ドレイン電極1と半導体領域3とは、コンタクトホール2によって電気的に接続される。

【0004】このような構造のTFTは大面積基板上にプラズマCVD法、スパッタリング法、真空蒸着法等の気相成長法によって形成されるため、薄膜の厚さが10%前後もばらつくことがあった。また、一般に気相成長法では段差部の被覆性が悪く、典型的には平坦部の厚さの半分しか厚みが存在しない。その様子を図2(B)に示す。特に段差が大きいほど被覆性が悪かった。そしてゲイト電極の被覆性や厚さの均一性がそのTFT特性に及ぼす影響は大きかった。

【0005】一般に、そのような状態でウェットエッチング法によってパターンニングをおこなうと、図2(A)に示すように、島状半導体領域の段差部でクサビ型にエッチングされ、はなはだしい場合にはゲイト電極が断線してしまうことがあった。これは、段差部での被覆性が悪いいため、空孔が生じ、エッチングが進行するにつれて、この空孔にエッチャントが侵入し、一気にエッチングが進行するためである。特にゲイト電極の材料としてアルミニウムを用いた場合にはこの現象が顕著に見ら

れ、島状領域の厚さが1000Å以上で、かつ、ゲイト電極の幅が膜厚の数倍程度、典型的には5μm以下では、断線を防止することができなかった。

【0006】一方、ゲイト電極の材料として、シリコン(燐ドープされたものを含む)、タンタル、チタン、アルミニウム等を用い、その配線の表面を陽極酸化することによって、上部配線との絶縁性を向上させようとした場合、このような段差被覆性のよくないゲイト電極を陽極酸化すると段差部に多くの空孔が存在するために陽極酸化が著しく進行して、図2(C)に示すようにゲイト電極の厚さが極端に小さくなり、TFTを使用する際に過大な電流が流れると発熱によって断線してしまうこともあった。図2(C)において、5は陽極酸化物を示すが、図に示すように段差部でのゲイト電極の厚さは著しく減少する。本発明はこのような問題に対する回答を与えることを目的とする。

## 【0007】

【課題を解決するための手段】本発明では、図3(A)または同(B)に示すようにゲイト電極の幅を段差部とその他の部分で変えることによって、クサビ型のエッチングが発生しても断線に至らないようにすることを特徴とする。すなわち、段差部でのゲイト電極の幅を広くし、例えば、10μm以上とし、薄膜半導体領域の中央部でのゲイト電極の幅はTFTの特性に要求される幅とする。この場合、実質的なチャネル長は変化しない。

【0008】この結果、断線による歩留りの低下はなく、かつ、特性の劣化もない。また、ゲイト電極を陽極酸化した場合にも、段差部での配線の断面積は十分であるので、過大な電流が流れても、局所的に加熱して断線することはなく、その結果、信頼性も向上させることができる。以下に実施例を示し、より詳細に本発明を説明する。

## 【0009】

【実施例】図4に本実施例の作製工程の断面図を示す。まず、基板(コーニング7059)10上にスパッタリングによって厚さ2000Åの酸化珪素の下地膜11を形成した。さらに、プラズマCVD法によって、厚さ500~1500Å、例えば1500Åのアモルファスシリコン膜を堆積した。そして、これを還元雰囲気下、600°Cで48時間アニールして結晶化させた。結晶化工程はレーザー等の強光を用いる方式でもよい。そして、得られた結晶シリコン膜をパターンニングして、島状シリコン領域12a、12bを形成した。1つの島状シリコン膜の大きさは30μm×30μmとした。

【0010】次に、スパッタリング法によって厚さ1000Åの酸化珪素膜13をゲイト絶縁膜として堆積し、引き続いて、スパッタリング法によって、厚さ6000~8000Å、例えば6000Åのアルミニウム膜(2%のシリコンを含む)を堆積した。アルミニウムにはシリコンを0.5~5%、もしくは銅を0.2~2%添加

することが望ましい。これは後の工程で、250～350℃の熱処理があるため、これらの不純物が含有されていないとヒロックが発生するからである。なお、この酸化珪素とアルミニウムの成膜工程は連続的に起こうことが望ましい。

【0011】そして、アルミニウム膜を燐酸によってエッチングして、配線14a、14bを形成した。配線14bはゲイト電極として機能する。この際、ゲイト電極の形状は、図3(B)に示すように、島状シリコン領域の段差部の幅を広くした。すなわち、ゲイト電極の幅は5μmとしたが、段差部では、幅を10μmに拡大した。また、段差部の長さは5μmとした。

【0012】さらに、フォトリソ（感光性ポリイミド）を塗布した後、これをパターニングして、250～350℃、例えば300℃でベイクングして、（陽極酸化に対する）ポリイミドのマスキング15を選択的に形成する。このマスクは後にコンタクトを形成する場所や配線を分断する場所に設ければよい。（図1(A)）

【0013】続いて、陽極酸化をおこなう。酒石酸をエチレングリコールに溶解させて、1～5%、例えば3%の溶液を調製し、これにアンモニア水溶液を加えてpHを7程度にした。そして、白金の網状電極を陰極、基板10を陽極とし、配線14a、14bに電流を流して陽極酸化を開始した。

【0014】最初は電圧が3～6V/分、例えば4V/分で電圧が上昇するように電流を流し、電圧が200～250V、例えば220Vになった段階で電圧上昇を止め、一定の電圧に保持して、電流が20μA/cm<sup>2</sup>になるまでその状態を保った。この結果、厚さ1500～3000Å、例えば2000Åの酸化アルミニウム16a、16bを形成した。ポリイミドのマスキング15の存在する部分はそのマスク効果のために陽極酸化されなかった。陽極酸化に要する時間は、40～70分、代表的には55分であった。（図1(B)）

【0015】次に、プラズマドーピング法によって、シリコン領域に配線14bをマスクとして不純物（燐やホウ素）を注入した。燐を注入する場合には、ドーピングガスとして、フォスフィン（PH<sub>3</sub>）を用い、加速電圧を60～90kV、例えば80kVとすればよい。ホウ素を注入する場合には、ドーピングガスとして、ジボラン（B<sub>2</sub>H<sub>6</sub>）を用い、加速電圧を40～70kV、例えば65kVとすればよい。このようにして不純物領域17a、17bを形成した。（図1(C)）

【0016】さらに、レーザーアニール法によって、注入された不純物の活性化をおこなった。用いたレーザーはKrFエキシマーレーザー（波長248nm、パルス幅20nsec）で、照射面でのエネルギー密度を200～350mJ/cm<sup>2</sup>、例えば300mJ/cm<sup>2</sup>とした。レーザー照射時には、基板を200～400℃、例えば300℃に加熱してもよい。また、使用するレー

ザーはXeFエキシマーレーザー（波長353nm）、XeClエキシマーレーザー（波長308nm）でもよい。

【0017】このレーザーアニール工程まで、ポリイミドのマスキング15を残しておいた。これは、特に基板を200℃以上に加熱した状態でレーザー照射をおこなった場合には、アルミニウムの露出した部分が著しくダメージを受けるためである。ポリイミドのマスキングを除去するには酸素プラズマ中でアッシングをおこなえばよい。

10 【0018】続いて、厚さ3000Åの酸化珪素膜18を層間絶縁物としてプラズマCVD法によって形成し、これにコンタクトホールを形成して、金属材料、例えば、窒化チタンとアルミニウムの多層膜によって配線19a、19bを形成した。配線19aは配線14aとTFTの不純物領域の一方17aを接続する。以上の工程によって半導体回路が完成した。作製されたTFTの特性は従来のものとは何ら劣るところはなかった。例えば、本実施例によって作成したシフトレジスタは、ドレイン電圧15Vで11MHz、17Vで16MHzの動作を確認できた。一方、歩留りは、従来が20%以下であったものが、80%以上にまで向上した。

【0019】

【発明の効果】本発明によって、TFTの歩留りを向上させ、また、その信頼性を高めることが可能となった。本発明ではNチャネル型のTFTを例にとりて説明したが、Pチャネル型TFTや同一基板上にNチャネル型とPチャネル型の混在した相補型の回路の場合も同様に実施できることは言うまでもない。本発明は効果が大きいわりには、その実施のための設備、技術に対する負担が少ない。このように本発明は工業上有益な発明である。

【図面の簡単な説明】

【図1】 従来のTFTの構成例を示す。

【図2】 従来のTFTの問題点を示す。

【図3】 本発明のTFTの構成例を示す。

【図4】 実施例のTFTの作製工程断面を示す。

【符号の説明】

1・・・ソース、ドレイン電極

2・・・コンタクトホール

3・・・島状半導体領域

4・・・ゲイト電極

5・・・陽極酸化物

10・・・基板

11・・・下地酸化膜（酸化珪素）

12・・・島状シリコン領域

13・・・ゲイト絶縁膜（酸化珪素）

14・・・ゲイト電極（アルミニウム）

15・・・陽極酸化マスク（ポリイミド）

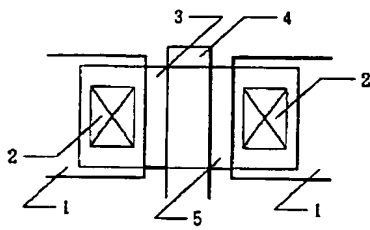
16・・・陽極酸化物（酸化アルミニウム）

17・・・不純物領域（ソース、ドレイン）

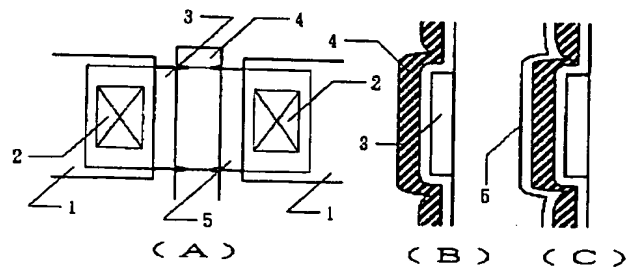
50 18・・・層間絶縁物（酸化珪素）

19・・・ソース、ドレイン電極

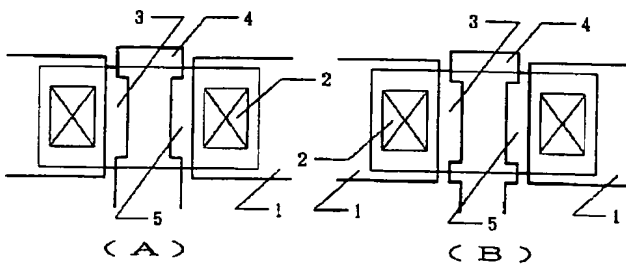
【図1】



【図2】



【図3】



【図4】

